

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-107556

(43)Date of publication of application : 30.04.1993

(51)Int.CI.

G02F 1/136

G02F 1/1333

G02F 1/1343

(21)Application number : 03-264561

(71)Applicant : HOSIDEN CORP

(22)Date of filing : 14.10.1991

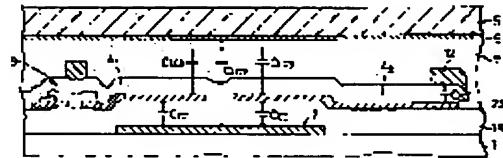
(72)Inventor : UKAI YASUHIRO
SUNADA TOMIHISA
INADA TOSHIYA

(54) LIQUID CRYSTAL DISPLAY ELEMENT PIXEL

(57)Abstract:

PURPOSE: To provide the liquid crystal display element pixel that operates as a pixel where even when one of a control capacitor electrode and a subordinate pixel electrode is short-circuited, the other subordinate pixel electrode is still safe and which, therefore, has two subordinate pixel electrodes eventually.

CONSTITUTION: This pixel is equipped with a transparent substrate 1, the control capacitor electrode 2 formed on the top surface of the transparent substrate 1, subordinate pixel electrodes 41 and 42 formed on the top surface of an insulating film 15, covering the top surface of the control capacitor electrode 2, while a gap is left, and a 2nd substrate 5 provided above the subordinate pixel electrodes 41 and 42 and the gap which is formed opposite the surface of the control capacitor electrode 2; and a common electrode 6 is formed on the reverse surface of the 2nd substrate 5, liquid crystal 7 is charged among the common electrode 6, subordinate pixel electrodes 41 and 42, and gap, and a power source is connected to one of the subordinate pixel electrodes 41 and 42.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-107556

(43)公開日 平成5年(1993)4月30日

(51)Int.Cl. ⁵	識別記号	府内整理番号	F I	技術表示箇所
G 02 F	1/136	500	9018-2K	
	1/1333	505	7348-2K	
	1/1343		9018-2K	

審査請求 未請求 請求項の数2(全6頁)

(21)出願番号	特願平3-264561	(71)出願人	000194918 ホシデン株式会社 大阪府八尾市北久宝寺1丁目4番33号
(22)出願日	平成3年(1991)10月14日	(72)発明者	鶴銅 育弘 兵庫県神戸市西区高塚台4-3-1 ホシデン株式会社開発技術研究所内
		(72)発明者	砂田 富久 兵庫県神戸市西区高塚台4-3-1 ホシデン株式会社開発技術研究所内
		(72)発明者	稻田 利弥 兵庫県神戸市西区高塚台4-3-1 ホシデン株式会社開発技術研究所内
		(74)代理人	弁理士 草野 卓 (外1名)

(54)【発明の名称】 液晶表示素子画素

(57)【要約】

【目的】 制御コンデンサ電極と副画素電極の内的一方が短絡しても他方の副画素電極はそのまま無事であって結局2個の副画素電極を有する画素として動作する液晶表示素子画素を提供する。

【構成】 透明基板を具備し、透明基板上面に形成された制御コンデンサ電極を具備し、制御コンデンサ電極上面には絶縁膜が被覆されており、絶縁膜上面に互いにギャップを有して形成された副画素電極を具備し、ギャップは制御コンデンサ電極上面に対向して形成されており、副画素電極およびギャップ上方に第2の基板を具備し、第2の基板下面には共通電極が形成されており、共通電極と副画素電極およびギャップとの間には液晶を封入し、副画素電極の内的一方に電源を接続したことを特徴とする液晶表示素子画素。

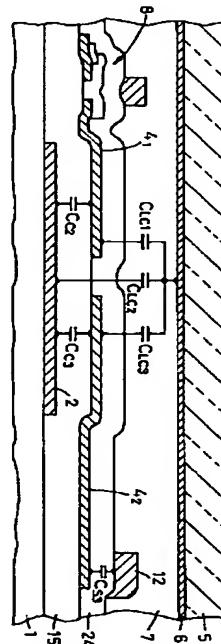


図5

【特許請求の範囲】

【請求項1】 透明基板を具備し、透明基板上面に形成された制御コンデンサ電極を具備し、制御コンデンサ電極上面には絶縁膜が被覆されており、絶縁膜上面に互いにギャップを有して形成された副画素電極を具備し、ギャップは制御コンデンサ電極上面に対向して形成されており、副画素電極およびギャップ上方に第2の基板を具備し、第2の基板下面には共通電極が形成されており、共通電極と副画素電極およびギャップとの間には液晶を封入し、副画素電極の内の方に電源を接続したことを特徴とする液晶表示素子画素。

【請求項2】 請求項1に記載される液晶表示画素において、副画素電極およびギャップと液晶との間には第2の絶縁膜が具備されていることを特徴とする液晶表示素子画素。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、複数の副画素より成る多階調表示可能な液晶表示素子画素に関する。

【0002】

【従来の技術】複数の副画素より成る多階調表示可能な液晶表示素子画素の従来例を図1ないし3を参照して説明する。図1は、板状の液晶表示素子から1個の画素を垂直に切出したところを示す図であり、図2は、図1における直線1B-1Bで示されるところの断面を矢印方向に見た図であり、図3は、図1における直線1C-1Cで示されるところの断面を矢印方向に見た図である。これらの図において、1は例えば透明ガラスより成る透明基板であり、その内面には制御コンデンサ電極2が形成され、制御コンデンサ電極2の上面には1画素領域全面に亘り絶縁膜15が形成されている。この絶縁膜15上面には、その右下隅に正方形の副画素電極41が形成され、更に、正方形の右下隅から小さな正方形を切除したほぼ正方形状の画素領域全面に亘る副画素電極42が形成されている。絶縁膜15にはコンタクトホール15Hが形成され、このコンタクトホール15Hを介して制御コンデンサ電極2と副画素電極41とが接続される。8は副画素電極41の近傍に構成された薄膜トランジスタである。これらの副画素電極41、42、薄膜トランジスタ8の上面はゲート絶縁膜24により被覆されている。5は例えば透明ガラスより成る透明基板であって、その内面には共通電極6が形成されている。12は細長片形の付加コンデンサ電極であり、副画素電極41の一部とゲート絶縁膜24を介して対向している。共通電極6とゲート絶縁膜24との間には液晶7が封入されている。なお、制御コンデンサ電極2、副画素電極41、42、及び共通電極6、付加コンデンサ電極12は例えばITOより成る透明電極である。そして、制御コンデンサ電極2には、副画素電極41の近傍に構成された薄膜トランジスタ8のドレインが接続しており、これを介して

10

所定の電圧Vaが印加される。

【0003】 上述の如くに構成された図1ないし3に示される画素は、副画素電極41と共に共通電極6とにより構成される副画素と、副画素電極42と共に共通電極6とにより構成される副画素とに2分割されたものである。図2に示される如く、副画素電極41、42、制御コンデンサ電極2と共に共通電極6との間には液晶コンデンサC1c1、液晶コンデンサC1c2、液晶コンデンサC1c3が形成され、制御コンデンサ電極2と副画素電極41との間には制御コンデンサC2c1が形成され、そして付加コンデンサ電極12と副画素電極42との間には付加コンデンサC2c2が形成される。図1に示される画素の等価回路は図7に示される通りのものとなる。

【0004】 ところで、制御コンデンサ電極2には、副画素電極41の近傍に構成された薄膜トランジスタ8のドレインが接続しており、これを介して所定の電圧Vaが印加され、この電圧Vaは副画素電極41にはそのまま印加される一方、副画素電極42には制御コンデンサC2c2により分割された分割電圧が印加される。この分割電圧は制御コンデンサC2c2の値、即ち副画素電極42と制御コンデンサ電極2とが重なる面積を調整することと、更には付加コンデンサ電極12を調整することにより調整される。ここで、液晶は、光透過が飽和する電圧としきい値電圧とを有しているので、電圧Vaを制御して副画素電極に印加される電圧を変化させることにより多階調液晶表示を行なうようにすることができます。

【0005】

【発明が解決しようとする課題】 ところで、副画素電極41に印加電圧Vaが直接加わるように構成することは全体の信号電圧振幅を小さくする上で好ましいことである。従って、図1ないし3に示される従来例においては、副画素電極41に印加電圧Vaを直接加える構成として絶縁膜15にコンタクトホール15Hを形成し、このコンタクトホール15Hを介して制御コンデンサ電極2に副画素電極41を直結する構成を採用していた。しかし、この直結のために、コンタクトホール15Hの形成を必要としており、その分だけ液晶表示素子の製造工程を複雑にしている。その上に、この従来例の如く副画素電極を2個とした場合は、制御コンデンサ電極2と副画素電極41とが短絡すると、この副画素電極41にも副画素電極42と同様印加電圧Vaが直接加わることとなって、これは画素に欠陥が生じたものと認識されやすい。

【0006】 この発明は、上述の通りの問題を解消しようとするものである。

【0007】

【課題を解決するための手段】 透明基板を具備し、透明基板上面に形成された制御コンデンサ電極を具備し、制御コンデンサ電極上面には絶縁膜が被覆されており、絶縁膜上面に互いにギャップを有して形成された副画素電

50

極を具備し、ギャップは制御コンデンサ電極上面に対向して形成されており、副画素電極およびギャップ上方に第2の基板を具備し、第2の基板下面には共通電極が形成されており、共通電極と副画素電極およびギャップとの間には液晶を封入し、副画素電極の内の方に電源を接続したことを特徴とする液晶表示素子画素を構成することにより、制御コンデンサ電極と副画素電極の内の方とが短絡しても他方の副画素電極はそのまま無事であって結局2個の副画素電極を有する画素を構成するようにした。

【0008】

【実施例】この発明の一実施例を図4ないし6を参照して説明する。図4は、板状の液晶表示素子から垂直に切出して示した1個の画素を示す図であり、図5は、図4における直線4B-4Bで示されるところの断面を矢印方向に見た図であり、図6は、図4における直線4C-4Cで示されるところの断面を矢印方向に見た図である。これらの図において、1は例えば透明ガラスより成る透明基板であり、その内面には制御コンデンサ電極2が形成され、制御コンデンサ電極2の上面には画素全面に亘り絶縁膜15が形成されている。この絶縁膜15上面にはその右下隅に正方形の副画素電極4₁と、正方形の右下隅から小さな正方形を切除したほぼ正方形状の画素全面に亘る副画素電極4₂とが形成されている。ここまで構成は従来例と異なるところはないよう見える。

【0009】ところが、従来例は絶縁膜15にコンタクトホール15Hが形成され、このコンタクトホール15Hを介して制御コンデンサ電極2と副画素電極4₁とが接続されるものであるが、この実施例においてはこのようなコンタクトホールは形成されず、制御コンデンサ電極2と副画素電極4₁とは直結していない。そして、制御コンデンサ電極2の面積と副画素電極4₁、4₂の面積の関係についてあるが、これは従来例と比較して、制御コンデンサ電極2の面積を副画素電極4₁、4₂の面積に対して比較的に小さく形成する。即ち、副画素電極4₁、4₂の面積を従来例と同様に形成したものとして、制御コンデンサ電極2の面積は従来例と比較して小さく形成する。8は副画素電極4₁の近傍に構成された薄膜トランジスタである。これらの副画素電極4₁、4₂、薄膜トランジスタ8の上面はゲート絶縁膜24により被覆されている。5は例えば透明ガラスより成る透明基板であって、その内面には共通電極6が形成されている。12は副画素電極4₁の一部とゲート絶縁膜24を介して対向する細長片形の付加コンデンサ電極である。共通電極6とゲート絶縁膜24との間には液晶7が封入されている。なお、制御コンデンサ電極2、副画素電極4₁、4₂及び共通電極6、付加コンデンサ電極12は例えばITOより成る透明電極である。そして、副画素電極4₁はその近傍に構成された薄膜トランジスタ8の

ドレインに直接接続していてこれを介して所定の電圧V_aが印加されるのであるが、制御コンデンサ電極2は薄膜トランジスタ8のドレインに直結しておらず、電圧V_aが直接印加されることはない。なお、付加コンデンサ電極12は図示されない配線により一定電位が与えられることから、これは等価的には液晶コンデンサC_{Lc3}に並列のものである。

【0010】上述の如くに構成されたこの発明の画素において、先ず、副画素電極4₁と共通電極6との間には液晶コンデンサC_{Lc1}が形成され、副画素電極4₂と共通電極6との間には液晶コンデンサC_{Lc3}が形成される。副画素電極4₁、4₂と制御コンデンサ電極2との間には、それぞれ、制御コンデンサC_{Cc2}、C_{Cc3}が形成される。ところで、この発明の実施例においては、上述した通り、制御コンデンサ電極2の面積を副画素電極4₁、4₂の面積に対して比較的に小さく形成することにより、副画素電極4₁と副画素電極4₂との間に形成されるL字状のギャップを介して制御コンデンサ電極2と共通電極6との間に形成される電気容量は制御コンデンサC_{Cc2}、C_{Cc3}に匹敵する程に比較的に大きくなり、制御コンデンサ電極2と共通電極6との間には液晶コンデンサC_{Lc2}が形成されるに到る。制御コンデンサ電極2は等価的に副画素電極でもあることである。また、付加コンデンサ電極12と副画素電極4₁との間には付加コンデンサC_{s1}が形成される。ここで、この発明は副画素電極4₁は薄膜トランジスタ8のドレインに直接接続していてこれを介して所定の電圧V_aが印加される。図4ないし6に示される画素の等価回路は、この副画素電極4₁から共通電極6に到るコンデンサの経路を順次にたどれば、図8に示される通りのものとなることがわかる。

【0011】

【発明の効果】以上の通りであって、この発明は、副画素電極4₁は薄膜トランジスタ8のドレインに直接接続していてこれを介して所定の電圧V_aが印加されるが、制御コンデンサ電極2は薄膜トランジスタ8のドレインに直結しておらず、電圧V_aが直接印加される必要のないものであり、従って副画素電極4₁を制御コンデンサ電極2に直結するためのコンタクトホール15Hはこれを形成しないことも可能であり、これを形成する工程が不要になる分だけ液晶表示素子の製造工程を簡略化できる。

【0012】そして、副画素電極を2個とした場合、従来例においては、図7の等価回路から明かな如く、副画素電極4₁は既に薄膜トランジスタ8のドレインに直結して電圧V_aが直接に印加されているので、制御コンデンサ電極2と副画素電極4₁とが短絡すればこの副画素電極4₁も薄膜トランジスタ8のドレインに直結することとなつてこれは副画素を構成しないに等しく、画素に欠陥が生じたものと認識される恐れ大であった。

【0013】ここで、図4ないし6に示されるこの発明の実施例において、副画素電極4₁に加わる電圧を例えば $V_a/2$ とするように電極面積を形成してあるものとすると、これは図1ないし3に示される従来例において同じく副画素電極4₁に加わる電圧を $V_a/2$ としたものに相当する。この場合、図8の等価回路から明かな如く、制御コンデンサC_{c2}あるいはC_{c1}の内の何れか一方が短絡した場合、2分割した副画素電極を有する画素となり、副画素電極4₁に印加される電圧は短絡前より高くなるために輝度が他の正常な画素より高くなる。しかし、広視野角が得られる構造を維持することにより、正面視角以外における色変化は抑制される。副画素電極を2分割した従来の画素においては、C_{c1}が短絡した場合、この画素は分割しない画素と同等のものとなるために正面視角以外においては色変化は他の正常な画素と比較して大きく、明瞭な欠陥として認識されていた。副画素電極を3分割したこの考案の画素はこれを抑制することができる。

【図面の簡単な説明】

【図1】複数の副画素より成る多階調表示可能な液晶表示素子画素の従来例を示す図。
【図2】図1における2点鎖線1B-1Bの断面を示す*

*図。

【図3】図1における2点鎖線1C-1Cの断面を示す図。

【図4】この発明の液晶表示素子画素を示す図。

【図5】図4における2点鎖線4B-4Bの断面を示す図。

【図6】図4における2点鎖線4C-4Cの断面を示す図。

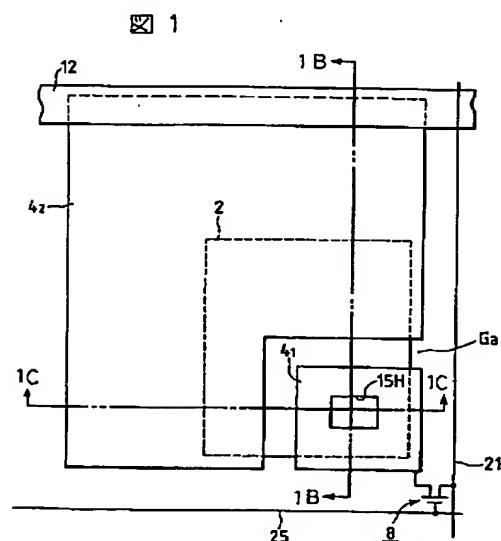
【図7】液晶表示素子画素の従来例の等価回路を示す図。

【図8】この発明の液晶表示素子画素の等価回路を示す図。

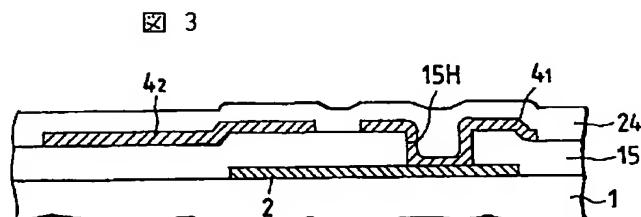
【符号の説明】

1	透明基板
2	制御コンデンサ電極
4 ₁	副画素電極
4 ₂	副画素電極
5	第2の基板
6	共通電極
7	液晶
15	絶縁膜
24	第2の絶縁膜

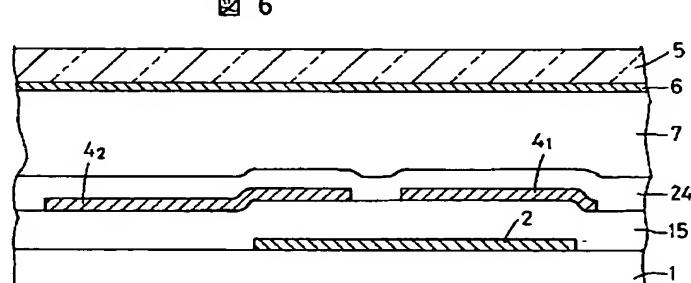
【図1】



【図3】

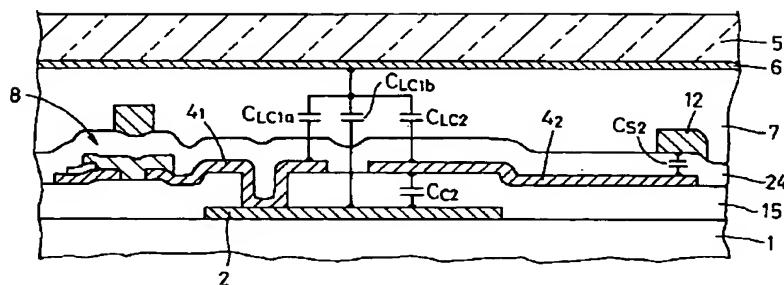


【図6】



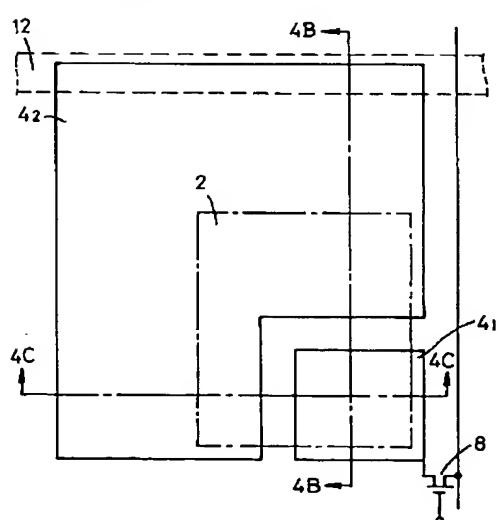
【図2】

図2



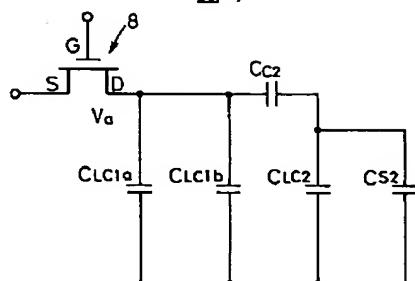
【図4】

図4



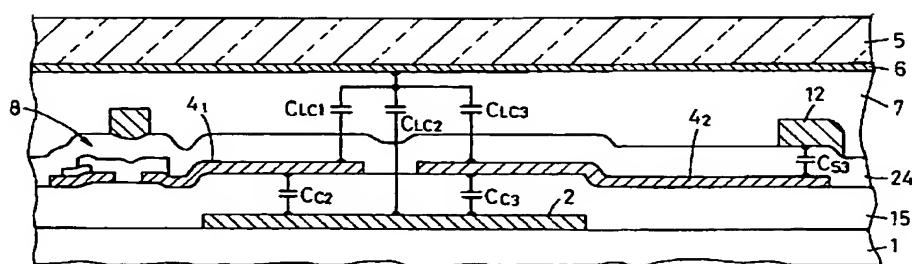
【図7】

図7



【図5】

図5



【図8】

図8

